

发电机转速数字测量技术

尹延凯 乐秀璠

(河海大学电气工程学院 南京 210098)

摘 要 根据发电机转速测量的技术要求,提出了多种可行测量方法,以及相应的分辨率和最低可测频率的计算,并着重讨论了 Intel8253 定时器/计数器为核心的门控测量法,及 80196 KC 16 位单片机为 CPU 的捕捉测量法,给出了硬件框图和编程要点。

关键词 转速测量;数字技术;微机控制;发电机;调速器;单片机

中图分类号 TM32;TM93

发电机组的转速控制是电站的重要参数控制,在机组起动过程中调速器通过转速的测量实现有规律的快速程序起动,并且稳定运行于空载转速或者跟踪电力系统频率,以利于迅速并入电网。水电站的水轮发电机组,常工作在峰荷,起停频繁,因此对转速的精确测量特别重要。在发电机并入系统后,调速器通过频率的测量,调节发电机的有功功率,对于担任调频任务的发电机,频率的测量尤为重要,是维持电力系统频率稳定与精度的关键。

1 发电机转速信号源与整形电路

发电机的转速信号常通过下列方法取得。

a. 从发电机的机端电压互感器取得机端电压。这种方法的优点是信号源简单、可靠,无须专用设备,而且额定转速下频率为工频值,因而广泛采用。其缺点有 (a) 发电机起动初始阶段没有励磁,机端电压为残压,约为有励磁情况下的 1% ~ 2%,在测量低转速时受到一定限制。(b) 在并网运行时,电压受电网影响较大,以至频率常有快速跳动,并不完全反映机组的转速变化。(c) 在发电机机端短路时,电压信号消失,无法测量频率,这给发电机短路试验时的频率测量带来困难,或者在机端短路故障情况下,机组的转速控制会发生问题。

b. 从发电机中性点电流互感器取得发电机的电流信号。这种频率信号可在机端短路时作为上述信号源的补充,因为在发电机空载时该信号为零。

c. 专用齿盘转速信号。这种信号来自于固定在机组大轴上专用齿盘,通过永久磁钢和线圈,在电磁感应作用下产生的。这种信号的优点是,转速信号电压与发电机是否励磁无关,信号较强且稳定,不受电网电压波动影响,干扰小,也不受机端短路影响。但是齿盘一般是后装在大轴上的,受偏心度和机组摆度影响,转速信号会随机组旋转脉动。

以上转速的原始信号多为交流信号,不便于数字信号处理,需经整形电路变换为方波信号。下面以机端电压的频率信号源为例,说明整形电路的工作原理,该电路也同样适合其他转速信号源。

整形电路有下列几部分组成(参见图 1):

a. 二次电压互感器,用以和外界其他电路隔离,变比常用 100/100,不采取二次降压,保证了电机在低转速残压情况下有足够强的信号电压。

b. 信号电压滤波与限幅,为防止外电路的切换带来的瞬间干扰,在整形电路的输入端有 RC 滤波电路,若该频率信号用于发电机的转速控制,其时间常数不宜过大,在 0.2 ms 左右为好,否则较大的时间常数影响控制的动态品质和稳定水平。若电力系统频率的信号源较强,在 100 V 左右,为抑制电压波动对频率测量的影响,可采用较大的时间常数。

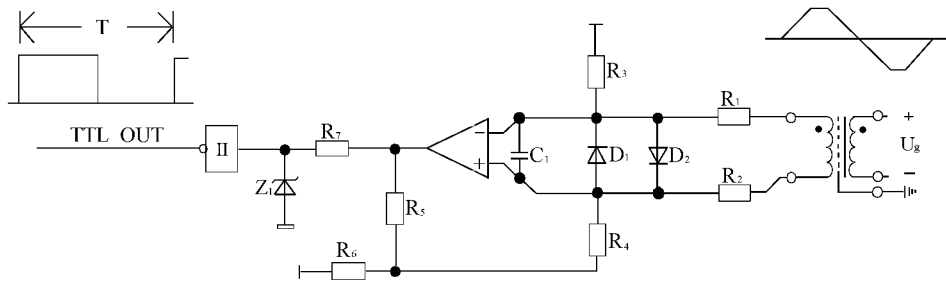


图 1 整形电路

Fig.1 Trigger circuit

当发电机频率信号电压变化较大时,如从 0.1 V 到 120 V,远远超过了整形电路的差模电压范围,电路中需加正反向二极管限幅。

c. 带门坎的差分电压比较器,该电路可将限幅后的交流信号变为规则的方波信号,这里没有采用过零比较器,其原因在于:发电机在残压下低速运行时信号电压很弱,而外界干扰电平可能较强,致使整形电路乱翻转,造成测频大幅度干扰。门坎电压设置为 0.1 V,高于干扰电平。残压在 0.1 V 以下,整形电路不翻转,即频率为零;残压大于 0.1 V,电路有规则翻转,产生正确的方波信号,不会有测频错误。根据现场测量经验,最低率可测到 2.5 Hz 左右,即 5% 的额定转速,满足了水轮发电机组的控制。

d. 光耦合:为隔离外电路对微机数字电路的干扰,可在整形电路后用光耦合电路加以隔离。

2 频率测量方法

由于发电机的额定频率很低,一般为 50 ~ 60 Hz,若用直接计数发电机的电压波形测量频率,则分辨率很低,而且采样时间很长。通常是测量周期,利用频率很高、非常精确的时钟脉冲去度量信号电压的周期,这样在 1 ~ 2 个信号电压周期内获取高分辨率的数据,分辨率的大小取决时钟的周期。具体测量方法有两种:一是门控法,二是捕捉跳变法。

2.1 门控测频法(见图 2)。

该方法需用硬件计数器、时钟振荡器、软件计数器、二分频电路等。时钟振荡器的核心是石英振荡电路,频率为 2 ~ 4 MHz 或者更高,时钟振荡器向硬件计数器提供计数脉冲。硬件计数器是本测量方法的核心部分,该计数器除了接收计数脉冲外还受门控信号控制,当门控信号为高电平时,计数器对计数脉冲进行加 1 或减 1 计数;当门控信号为低电平时禁止计数。计数器在溢出时能向 CPU 发出中断信号用以起动软件计数器。当然 CPU 还能读出硬件计数器的数据。

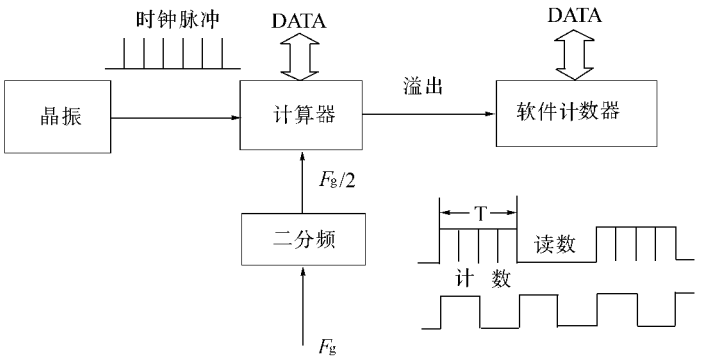


图 2 门控测频法

Fig.2 Gate control method

门控信号是由频率信号 F_g 经二分频取得,有高低电平两个周期。高电平持续时间为频率信号的周期,允许软硬件计数器计数,低电平禁止计数,此时是 CPU 读取数据的时间。可见数据由两部分组成:低位为硬件计数器计数值,高位为软件计数器计数值。

设置软件计数器的目的是增加计数器的长度,一般硬件计数器的计数长度只有 16 位,在测量低频信号时常嫌不够。

由此可见,周期测量的分辨率 $T_{clk} = 1/F_{clk}$,采样间隔为 $2T$ (信号周期),换算至额定频率 F_N 的百分数或称为相对分辨率为:

$$\frac{T_{clk}}{T_N} \times 100\% = \frac{F_N}{F_{clk}} \times 100\%$$

可测量的最大周期为:

$$T_{\max} = 2^N \times T_{\text{clk}}$$

式中 F_{clk} ——计数器的时钟频率; T_{clk} ——计数器的时钟周期; T_N ——被测信号的额定周期, N ——高位计数器、低位计数器的位数总和。

2.2 捕捉信号跳变方法(见图 3)

测量系统中的核心部件是一自由运行的计时器,其计数不受任何信号的控制。该系统有一个或若干个跳变信号输入端及相应的寄存器。当某个输入信号发生跳变时(正跳变或负跳变可由软件设置),相应寄存器能将发生跳变事件时刻的计时器数值捕入寄存器,并发生中断申请,让 CPU 及时读取该事件的时间值。同一个输入端的两次正跳变(或两次负跳变)的时间差即为该信号的周期。不难看出,假若几个输入端使用同一时间基准,不仅能测出各自输入信号的周期,而且能测出信号间的相位差。捕捉跳变法的采样间隔为信号周期 T ,比门控法快一倍。

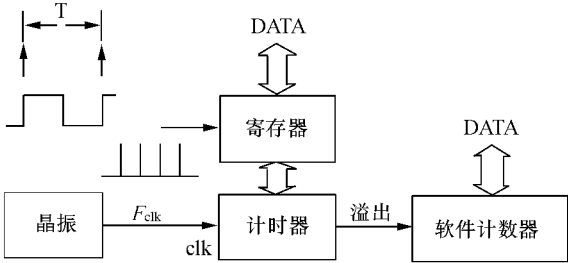


图 3 捕捉信号跳变法
Fig.3 Singnal capture method

3 可编程定时器/计数器在频率测量中的使用

可编程定时器/计数器 8253(8254)内置三个独立的 16 位计数器,由外部提供时钟脉冲计数,其计数频率可达 4 MHz,而 8254 可达 8 MHz。8253 与 8254 的软硬件接口与编程完全一样。每个计数器都有个时钟 CLK 输入端和控制门 GATE 输入端,通过控制门的电平可允许计数或禁止计数,此外每个计数器还有一个输出端 OUT,在计数器溢出时产生信号。定时器的每个计数器可独立编程,以实现多种功能的应用^[1]。

计数器的最大可测量周期:若时钟频率为 F_{clk} ,由于计数器是 16 位,所以最大可测量周期

$$T_{\max} = 2^{16} \times \frac{1}{F_{\text{clk}}} = 65\,536 \frac{1}{F_{\text{clk}}}$$

即最低频率为 $F_{\min} = 1/T_{\max}$,现将各种 F_{clk} 与 $F_{\min}$, $T_{\max}$ 及相对分辨率列在表 1 中。

由表 1 可以看出,相对分辨率与最大测量周期是矛盾的,为增加分辨率需提高时钟频率,但减少了最大测量周期。发电机的转速测量中,常要求测量几个 Hz 以下的频率,即使采用 1 MHz 的时钟,也只能测量 15 Hz 以上的频率,解决这个矛盾的途径是增加计数器的位数,可以采用高位软件计数器及 8253 计数器级联法。

参阅图 4 高位软件计数器,将 8253 的某个计数器设置在方式 2 的工作状况下。这是一种频率发生器方式,它能按预置的初始数,输出端不断输出负脉冲,其宽度为一个时钟宽度,两个负脉冲间周期等于预置的时钟脉冲数。值得指出的是,在工作方式和预置数设置后,预置数只是在 8253 的有关寄存器中,没有直接装入计数器,只有在第 1 个时钟的脉冲下降沿时才将预置数装入计数器,第 2 个脉冲才开始减 1。因此在脉冲计数测量的结果需加 1,而这一情况在后面讨论计数器级联时尤为重要。

表 1 F_{clk} 与 $T_{\max}$ 的关系

Table 1 Relaton between F_{clk} and $T_{\max}$				
项目	$F_{\text{clk}}/\text{MHz}$	$T_{\max}/\text{ms}$	$F_{\min}/\text{Hz}$	相对分辨率(%)
1	1.0	65.536	15.259	0.5×10^{-2}
2	2.0	32.768	30.518	0.25×10^{-2}
3	4.0	16.384	61.035	0.125×10^{-2}
4	8.0	8.192	122.07	0.625×10^{-3}

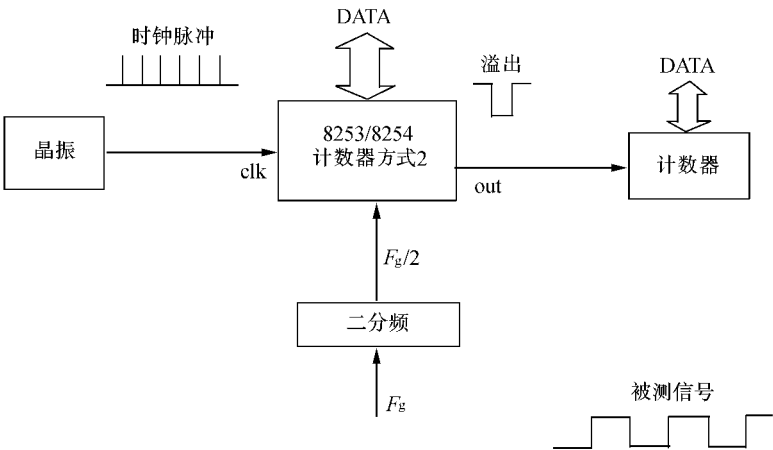


图 4 8253 与高位软件计数器

Fig.4 Intel 8253 and high bits software counter

8253 的计数器溢出时的负脉冲,用以起动微处理器或单片机的中断系统,在中断服务程序中让一指定

的软件计数器加 1 ,那么该软件计数器就成为 8253 的高位计数器^[2]。由于 8253 的输出脉冲很窄 ,不到 1 μs ,因此不宜使用查询方式。

使用软件高位计数器的测频软件框图如图 5 所示 ,在软件中每测量周期读数后 ,重新对 8253 计数器初始化 ,预置数为最大数“ 0 ” ,并对软件计数器清零 ,因此测得的周期脉冲数为 :

$$N_T = 65\,536 - (8253 \text{ 读数}) + 1 + 65\,536 \times \text{软件计数器读数}$$

$$\text{频率 } F = \frac{F_{\text{clk}}}{N_T}$$

8253 计数器级联法是要使用两个计数器级联 ,参见图 6 ,后一级的计数器的时钟输入端接至前级的输出端 ,从而形成 32 位的计数器。这种方法硬件虽简单易行 ,然而软件设计需要特别注意 ,否则会出现严重错误 ,一般资料没有对此加以说明 ,现将有关问题说明如下 :问题的关键在于后级计数器 ,前级计数器第一次溢出产生的脉冲只是将后级的预置数从寄存器装入计数器 ,并不减 1 ,在第 2 次溢出时产生的脉冲才会减 1。为了弥补首次脉冲不减 1 的问题 ,需在硬件上设置另一通道 ,在每测量周期对后级计数器初始化写过预置数后 ,立即向该通道发一负脉冲 ,让后级计数器装数。这样就形成了图 6 所示原理框图 ,软件框图见图 7。

所测得的周期脉冲数为 :

$$N_T = 65\,536 - (\text{前级计数器读数}) + 1 + [(65\,536 \text{ 或 } 0) - (\text{后级计数器读数})] \times 65\,536$$

当后级计数器读数不为零 ,上式中括弧内被减数取 65 536 ,否则取零。

4 单片机 80196 KC

最近市场上 8098 单片机已停止生产 ,使得相近似但性能优越的 80196 KC 单片机得到了广泛的应用 ,它有一个专用的跳变捕捉通道和 4 个高速输入口也可用来捕捉跳变信号 ,使用高速口不仅能测量各口的周期而且能测量出相互之间的相位差。该单片机是 16 位机 ,数据运算功能也较强。

80196 KC 的定时器框图如图 8 所示。80196 KC 内设两个 16 位定时器 ,其中 TIMER 1 是自由运行时钟 ,作为高速输入口和高速输出出口的基准时间。TIMER 2 是可编程的 ,是跳变捕捉的时钟源。

4.1 TIMER 2 的捕捉跳变功能

TIMER 2 的计数时钟脉冲源有三个 ,通常选择内部的时钟 ,由 ICO 3.0 = 1 确定。而内部时钟还有快慢两种选择 ,由 ICO 2.0 = 1 选通快增量方式。快增量方式每一个 CPU

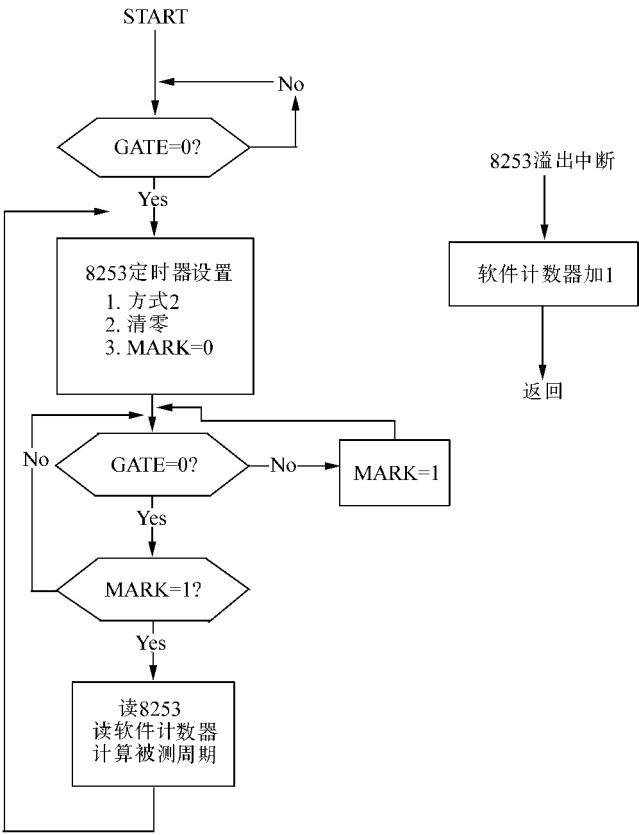


图 5 测频软件框图

Fig.5 Frequency measuring software block diagram

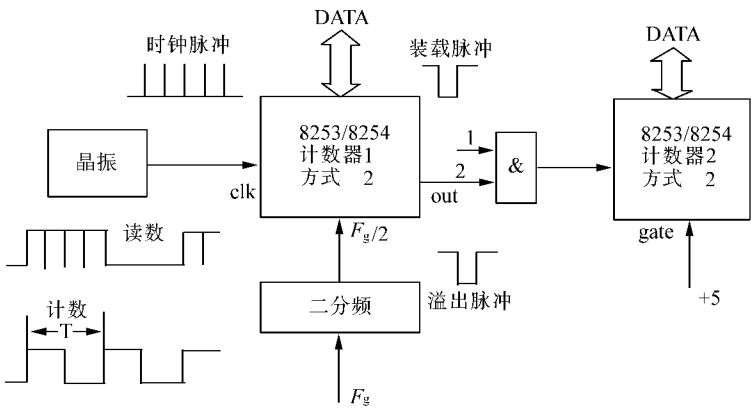


图 6 8253 级联法

Fig.6 Intel 8253 serial method

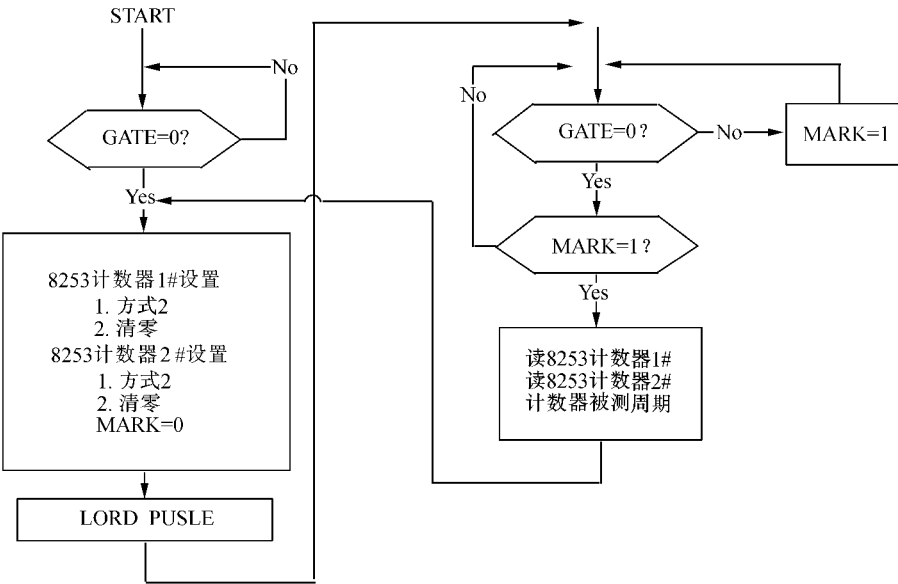


图 7 计数器级联法的软件框图

Fig.7 Serial counter method software block diagram

的状态周期增 1 ,而慢的方式是每 8 个状态周期增 1 ,状态周期为 2 倍晶振周期。

设晶振频率为 16 MHz ,状态频率 8 MHz ,则快方式 TIMER 2 的时钟频率为 8 MHz ,而慢方式仅为 1 MHz。

为了扩展计数器的位数 ,可利用 TIMER 2 溢出中断功能驱动软件高位计数器 ,若高位计数器取用 2 个字节 ,在快增量方式下 ,可测量的最大周期

$$T_{\max} = \frac{2^{32}}{8 \times 10^6} = 536.8(s)$$

显而易见 ,这种测量方式既满足了高分辨率要求 ,又满足了长周期要求。

TIMER 2 溢出中断的中断向量地址为 2038 H。

被测的周期信号由 T2 CAPTURE(P2.7)

输入 ,能把上跳变时刻的 TIMER 2 的值捕捉到专用寄存器 T2CAP 中(位于水平窗口 15 的 OCH) ,捕捉操作会产生一次中断 ,其向量单元是 2036H。

图 6 中 P2.6 端口的作用是确定 TIMER 2 是加 1 计数还是减 1 计数。它的作用是通过 IOC 2.1 的设置确定。当 IOC 2.1 = 0 时 ,TIMER 2 是加 1 计数 ,而不论 P2.6 的电平如何 ,此时 P2.6 可作为普通的 I/O 口作用 ,建议首选该方式。当 IOC 2.1 = 1 时 ,将由 P2.6 口的电平决定加 1 计数还是减 1 计数 ,P2.6 = 1 为加 1 计数 ,反之为减 1 计数。

对于这种方法的软件编程请参阅文献 [3] ,有关计算显而易见 ,不再赘述。

4.2 高速输入口(HSI)测量周期与相位

80196 KC 单片机的高速输入口和 8098 单片机相同 ,它有 2 ~ 4 个高速输入口 ,其中 HSI.0 ,HSI.1 是专用的 ,HSI.2 ,HSI.3 与高速输出口共用。单片机中的 TIMER 1 是一自由运行不受任何控制的时钟 ,为高速输入或输出口提供统一的时间基准。高速输入口上电平状态发生变化的时刻可以记录在 FIFO(先进先出)的寄存器中。定时器 TIMER 1 也有溢出中断功能 ,利用单片机中的寄存器可以构成高位的软件计时器 ,因而可以增加

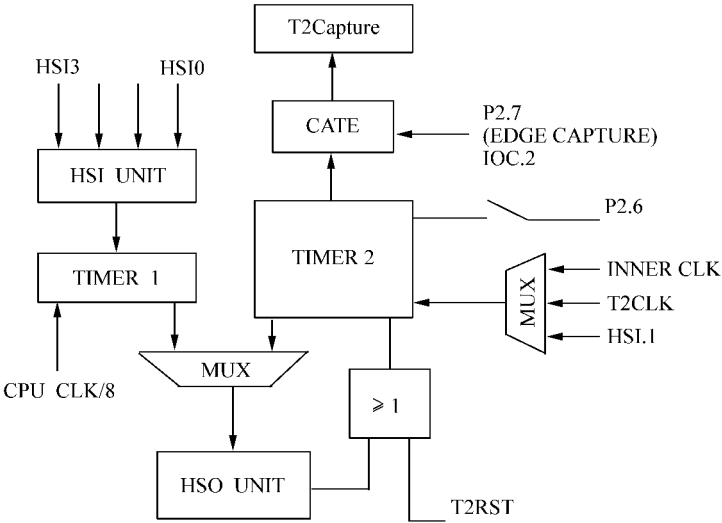


图 8 80196 KC 定时器框图

Fig.8 Intel 80196 KC timer block diagram

记时的时间长度.

定时器 TIMER1 的时钟频率为单片机的状态频率的 $1/8$, 在使用 16 MHz 晶振时, TIMER1 的时钟频率为 1MHz. 由此可见分辨率较 TIMER2 的捕捉方式低.

高速输入口的主要特点 (a) 检测端口输入线上的电平状态变化, 可以按照编程的要求确定是上升沿、下降沿或两者都作为发生的事件, 并将发生事件的时刻记录在 FIFO (先进先出) 的寄存器, 通过寄存器 HSI-STATUS 可以知道高速口的当前状态. (b) FIFO 寄存器记录 HSI 端口上发生事件的时刻, 可记录多达 8 个事件. (c) HSI 端口上指定事件的发生可触发事件中断, 由于这四个中断只使用一个中断源, 所以在中断服务程序中应先查询 HSI-STATUS 寄存器, 可以了解是哪个事件发生了, 然后从 HSI-TIMER 寄存器内读取事件发生的时刻. 对于 80196 KC 的编程, 参阅文献 [3].

参 考 文 献

- 1 李华. MCS-51 系列单片机实用接口技术. 北京: 北京航空航天大学出版社, 1993. 484
- 2 方建淳. MCS-96 系列 8098 单片机原理与应用技术. 天津: 天津科学技术出版社, 1990. 72
- 3 孙涵芳. INTEL16 位单片机. 北京: 北京航空航天大学出版社, 1995. 46

Frequency Measurement of Power Generators

Yin Yankai

Le Xiufan

(College of Electric Engineering, Hohai Univ., Nanjing 210098)

Abstract Technical requirements of frequency measurement and trigger circuits are proposed. Various measuring approaches, hard block diagrams, main points of soft program, and their characteristics are discussed. The gate control method based on Intel 8253 timer/counter and the capture method using 80196KC 16-bit single chip processor are presented.

Key words frequency measurement; digital technique; micro-computer control; generators; single chip computer; governors